# - SINTETIZZATORE ANALOGICO MODULARE -
## Modulo SAMPLE & HOLD SH2

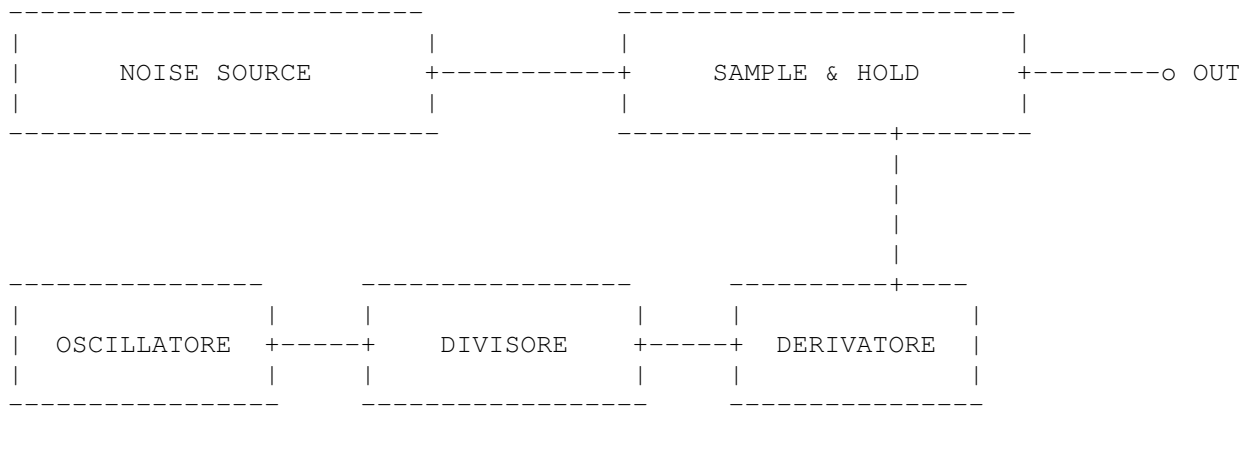
NOTE

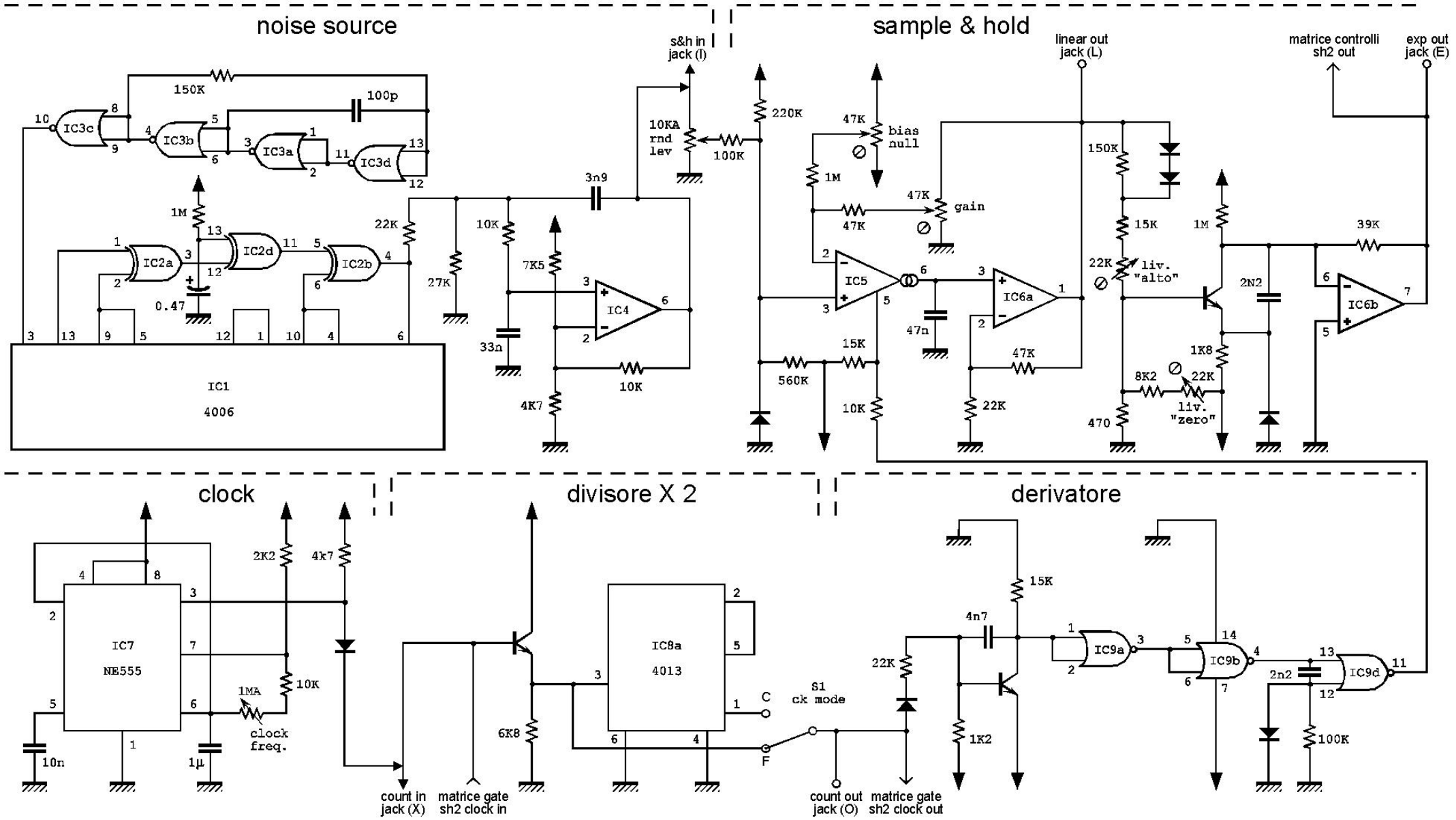
Il file sh2sch.jpg mostra lo schema elettrico dei circuiti che equipaggiano il modulo SH2. Oltre al Sample & Hold, questo modulo include un generatore di rumore collegato al suo ingresso che consente la generazione di valori di tensione casuali. E' possibile utilizzare la connessione di ingresso sul pannello per campionare altri segnali. Il SH2 e' provvisto di un convertitore esponenziale sulla uscita inviata alla matrice controlli. In caso si desideri utilizzare l'uscita lineare e' necessario prelevarla da pannello, utilizzando la connessione "L". Il timing della unita' viene prelevato da un oscillatore collegato ad un divisore per 2. L'assetto delle connessioni alla matrice GATE permette di selezionare un timing di campionamento dall'esterno anche dimezzandone la frequenza. Permette inoltre di condividere l'uso dell'oscillatore e del divisore interni con altri moduli del synth. Il selettore S1 introduce o meno il divisore nel circuito di clock.

Ecco la descrizione delle connessioni sul pannello comandi:

I) Ingresso campionatore: l'uso di questo jack esclude l'uso della noise source interna.
X) Ingresso clock: permette l'utilizzo di un clock esterno eliminando l'oscillatore interno, il divisore resta comunque utilizzabile perche' la connessione e' a monte del medesimo. Questo ingresso e' presente anche nella matrice di GATE.
O) Uscita clock: e' la copia del segnale di timing inviato al S&H. A valle del divisore, questa uscita e' presente anche nella matrice di GATE.
L) Uscita lineare S&H: Uscita LINEARE del campionatore.
E) Uscita esponenziale S&H: Uscita ESPONENZIALE del campionatore.

SCHEMA A BLOCCHI DELLA UNITA'




noise source
sample & hold
clock
divisore X 2
derivatore
150K
100p
IC3c
IC3b
IC3a
IC3d
1M
IC2a
IC2d
IC2b
0.47
22K
27K
10K
7K5
33n
4K7
3n9
IC4
10K
IC1
4006
s&h in jack (I)
10KA rnd lev
100K
220K
47K
bias null
1M
47K
47K
gain
IC5
IC6a
47n
15K
560K
10K
47K
22K
linear out jack (L)
150K
15K
22K
liv. "alto"
470
8K2
22K
liv. "zero"
1K8
1M
2N2
39K
IC6b
matrice controlli sh2 out
exp out jack (E)
IC7
NE555
2K2
4k7
10K
1MA
clock freq.
10n
1µ
count in jack (X)
matrice gate sh2 clock in
IC8a
4013
6K8
C
F
S1
ck mode
count out jack (O)
matrice gate sh2 clock out
15K
4n7
22K
1K2
IC9a
IC9b
IC9d
2n2
100K
+9v in
-9v in
100n
100
pin 14 IC1,IC2,IC3,IC8
pin 7 IC4,IC5
pin 8 IC6
pin 7 IC1,IC2,IC3,IC8
pin 4 IC4,IC5,IC6
IC1=4006B
IC2=4030B
IC3, IC9 =4001B
IC4=LM741
IC5=CA3080
IC6=TL082
IC7=NE555
IC8=4013B
Tutti i diodi:1N4148
Tutti i transistors:BC107= BC182=BC173
Sample & Hold, clock, divisore, noise
Schema elettrico
pcb_code:
SH2
Aprile 1998 sh2sch.cdr